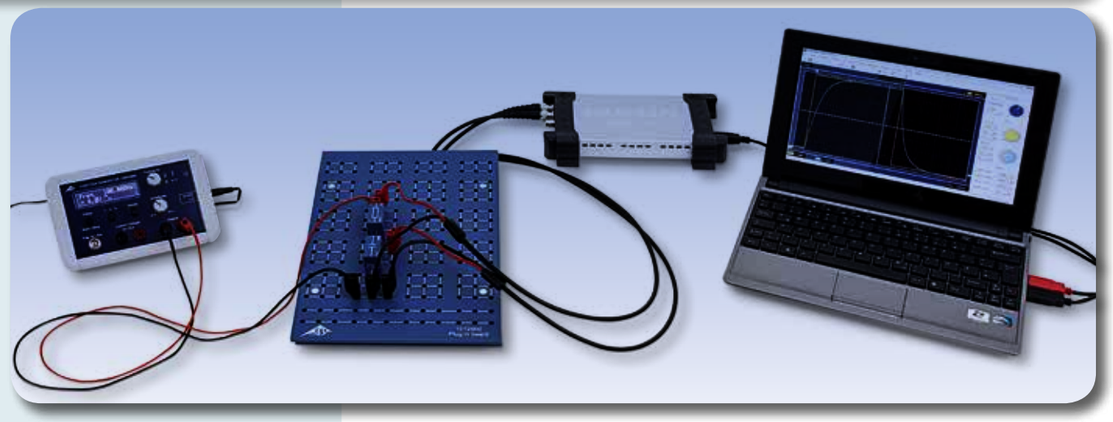
UE3050101 KONDENSATÖRÜN (SIĞACIN) YÜKLENMESİ VE BOŞALTILMASI



DENEY PROSEDÜRLERİ

- **DC devre besleme gerilimi açık ve kapalı olduğunda yüklenirken ya da boşalırken kapasitörün karşısındaki gerilimi ölçün**
- **Yükleme ve boşaltma için yarılanma süresini belirleyin.**
- **Yarılanma süresinin kapasiteye ve dirence nasıl bağlı olduğunu inceleyin**

AMAÇ

Kapasitörün karşısındaki gerilimin kapasitör yüklenirken ya da boşaltılırken zamanla nasıl değiştiğinin incelenmesi

ÖZET

Bir DC devresinde akım yalnızca belli noktada güç açıldığında ya da kapanığında akar. Akım kapasitörün, karşısındaki gerilim verilen gerilime eşit olana kadar şarj olmasını sağlar. Güç kapatıldığında kapasitör karşısındaki gerilim sıfır olana kadar boşalır. Kapasitör geriliminin zaman karşında çizilmesi üstel eğri olarak gösterilebilir yani gerilim yarılanma süresi adı verilen $T_{1/2}$ sabit periyodunun boşluğunda yarım olarak düşer. Gerilim yarımdan çeyreğe be çeyrekten sekizde bire düştüğünde aynı periyot (süreç) geçer. Yarılanma süresi kapasiteye ve kapasitörün boşaldığı dirençle orantılıdır.

GEREKLİ CİHAZLAR

Miktar	Cihazlar	Ürün no.
1	Bileşenler için Fişli Pano	1012902
1	Rezistans 470 Ω	1012914
1	Rezistans 1 kΩ	1012916
1	Rezistans 2.2 kΩ	1012918
3	Kapasite	1012955
1	Fonksiyon Jeneratörü FG 100 (230 V, 50/60 Hz)	1009957 veya
	Fonksiyon Jeneratörü FG 100 (115 V, 50/60 Hz)	1009956
1	USB Osiloskop 2x50 MHz	1017264
2	HF kablosu, BNC/4 mm soket	1002748
1	Takım 15 deney kablosu, 75 cm 1 mm²	1002840
1	10'lu Atlama Teli Seti	1012985

1

TEMEL İLKELER

Bir DC devresinde akım yalnızca belli noktada güç açıldığında ya da kapanığında akar. Akım kapasitörün, karşısındaki gerilim verilen gerilime eşit olana kadar şarj olmasını sağlar. Güç kapatıldığında kapasitör karşısındaki gerilim sıfır olana kadar boşalır. Kapasitör geriliminin zaman karşında çizilmesi üstel eğri olarak gösterilebilir.

C kapasiteli bir DC devresi, direnç R ve DC gerilimi U_0 için aşağıdaki denklem besleme açık olduğunda uygulanır:

(1) $$U(t) = U_0 \cdot (1 - e^{-\frac{t \cdot \ln 2}{T_{1/2}}})$$

Aşağıdaki denklem güç beslemesi kapalı olduğunda uygulanır:

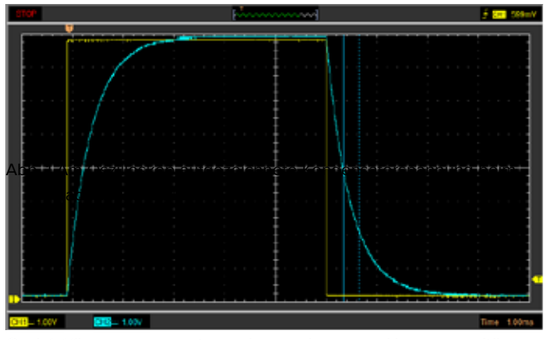
(2) $$U(t) = U_0 \cdot e^{-\frac{t \cdot \ln 2}{T_{1/2}}}.$$

olduğunda

(3) $$T_{1/2} = \ln 2 \cdot R \cdot C$$

$T_{1/2}$ yarılanma zamanıdır, yani boşalan kapasitörün karşısındaki gerilim $T_{1/2}$ zamanında yarıya inecektir. Gerilim yarımdan çeyreğe be çeyrekten sekizde bire düştüğünde aynı periyot (süreç) geçer.

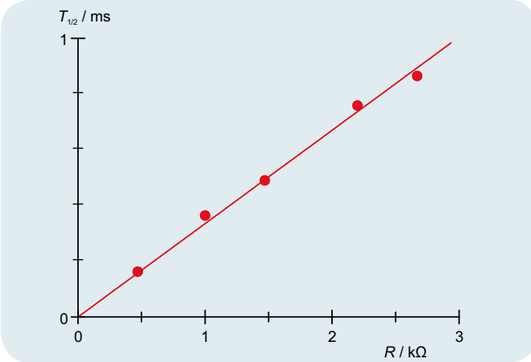
Bu açılar denklemde incelenecektir. Kapasitör geriliminin zamanla nasıl değiştiği bellekli osiloskop kullanılarak kaydedilir. DC gerilimi U_0 8 V'ye ayarlanacağında, yarım, çeyrek ve sekizde bir değerlerin okunması kolaylaşır.



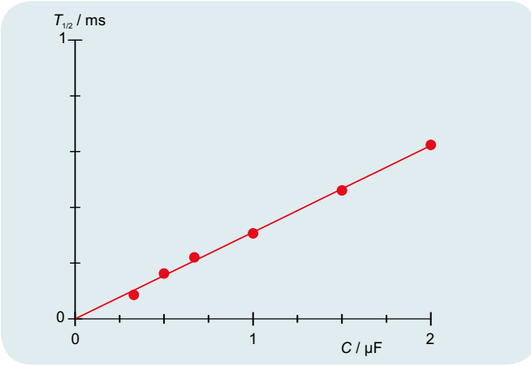
Şekil 1: Yükleme ve boşaltma osiloskop ile kaydedilirken kapasitör karşısındaki gerilim izleyiciler

DEĞERLENDİRME

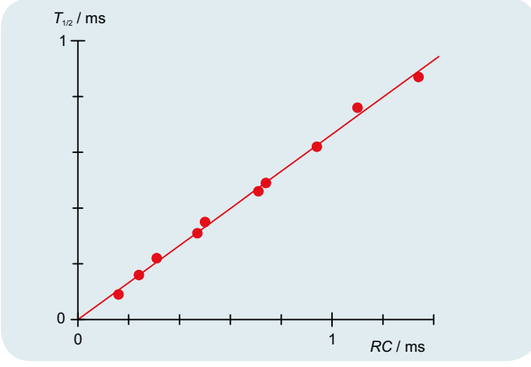
Yarılanma zamanının uzunluğu için yüklenen ve boşalan izlerin farklı bölümler üzerinde yapılan ölçüm sonuçlarının hepsinin eşleşmesi eğrinin beklenen üstel doğada olduğunu doğrular, (1) ve (2)'ye bakınız. Direncin ve kapasitenin fonksiyonu olarak ölçülen yarılanma zamanı çizimleri her iki durumda da orijinden çıkan düz doğruya uyduklarını gösterir, (3)'e bakınız.



Şekil 2: Direncin R fonksiyonu olarak yarılanma zamanı $T_{1/2}$



Şekil 3: Kapasitenin C fonksiyonu olarak yarılanma zamanı $T_{1/2}$



Şekil 4: R*C ürününün fonksiyonu olarak yarılanma zamanı $T_{1/2}$